

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Patent Abstracts of Japan

PUBLICATION NUMBER : 63200088
PUBLICATION DATE : 18-08-88

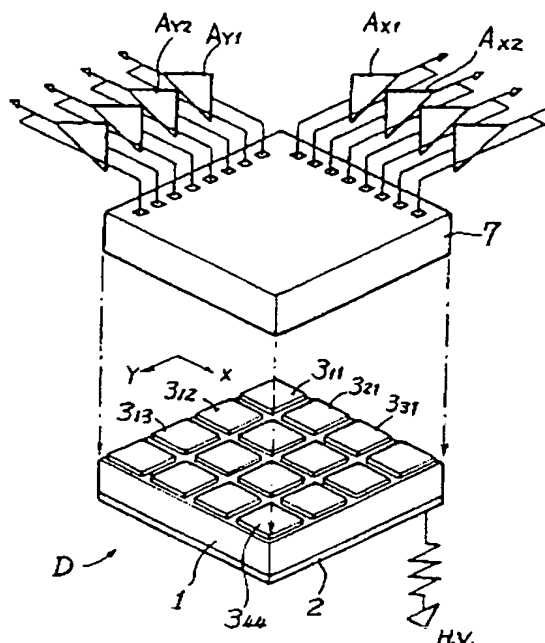
APPLICATION DATE : 16-02-87
APPLICATION NUMBER : 62034288

APPLICANT : SHIMADZU CORP;

INVENTOR : KAMEGAWA MASAYUKI;

INT.CL. : G01T 1/24 A61B 6/00 G01T 1/29
H01L 31/00

TITLE : SEMICONDUCTOR RADIATION
POSITION DETECTOR



ABSTRACT : PURPOSE: To reduce noise power, by connecting the collectors of one transistors of radiation detection elements arranged in a matrix form and the other terminal of a resistor to line amplifiers and connecting the other terminals thereof to row amplifiers.

CONSTITUTION: A common bias electrode 2 formed by the uniform vapor deposition of gold is formed to one surface of a compound semiconductor substrate 1, for example, composed of a crystal of CdTe or HgI₂ and a high voltage power source is connected to the electrode 2 through a high resistor. A large number of signal take-out electrodes 3₁₁, 3₁₂...3_{ij} are formed to the opposite surface of the substrate 1 in a matrix form in order to correspond to respective pixels to form a radiation two-dimensional detector array D of which the radiation incidence side is set on the side of the electrode 2. A substrate 7 having two FET and two high resistors respectively built therein is arranged to the surface of said array D on the side of the electrode 3_{ij} with respect to the electrode 3_{ig} and, further, the line and row of the signal take-out electrodes are connected to amplifiers AX₁, AX₂..., AY₁, AY₂..., which are provided one at a time corresponding to the respective line and row, through the substrate 7. By this method, the noise power caused by amplifier input capacity can be reduced.

COPYRIGHT: (C)1988,JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-200088

⑮ Int. Cl.

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)8月18日

G 01 T 1/24
A 61 B 6/00
G 01 T 1/29
H 01 L 31/00

3 0 0

8406-2G
S-7232-4C
C-8406-2G
A-6851-5F

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 半導体放射線位置検出装置

⑯ 特 願 昭62-34288

⑰ 出 願 昭62(1987)2月16日

⑱ 発 明 者 亀 川 正 之 京都府京都市中京区西ノ京桑原町1番地 株式会社島津製作所三条工場内

⑲ 出 願 人 株式会社島津製作所 京都府京都市中京区西ノ京桑原町1番地

⑳ 代 理 人 弁理士 西 田 新

明 細 書

1. 発明の名称

半導体放射線位置検出装置

2. 特許請求の範囲

化合物半導体基板の一面に共通のバイアス電極を設けるとともに、その反対側の面には、各画素に対応させるべく行列状に複数個の信号取り出し電極を設けて放射線二次元検出器アレイを形成し、上記信号取り出し電極の各行ごと、および各列ごとに対応してそれぞれ1個ずつアンプを配設し、上記各信号取り出し電極には、それぞれ2個のトランジスタのベースおよび2個の抵抗の一端を接続し、かつ、その一方のトランジスタのコレクタおよび一方の抵抗の他端は該当する行のアンプに、他方のトランジスタのコレクタおよび他方の抵抗の他端は該当する列のアンプに、それぞれ接続し、上記各行各列のアンプ出力から放射線の二次元入射位置情報を得るよう構成してなる、半導体放射線位置検出装置。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は半導体を検出素子として用いた放射線位置検出装置に関し、例えば核医学診断および理工学測定に利用することができる。

<従来の技術>

CdTe や HgI₂ 等の化合物半導体を用いた常温用放射線検出素子を複数個配列した放射線二次元位置検出装置としては、従来、第3図および第4図に示すようなものが知られている。

第3図に示す従来装置は、半導体基板31の片面にたんざく状の複数の抵抗層32a、32b...を互いに平行に形成し、その裏面にはこれと直交して同じく複数の抵抗層33a、33b...を形成し、抵抗層32a、32b...、33a、33b...の一端から取り出される電荷を抵抗回路網34、35で分割して、X方向、Y方向それぞれ2個のアンプに導いている。そしてX方向の2個のアンプの出力の差がX方向位置情報を、Y方向の2個のアンプの出力の差がY方向の位置情報を与えるよう構成されている。

第4図に示す従来装置は、特開昭61-14591号において提案されている装置であって、行列状に半導体検出素子 D_{ij} を互いに独立的に配置し、各行および各列ごとに1個ずつアンプを設けて、各検出素子の出力をそれぞれ該当する行と列のアンプに導いている。そして、例えば各アンプの出力をディスクリミネータを介してパルス化し、X-Y方向のデジタル位置情報を得るよう構成されている。

<発明が解決しようとする問題点>

一般に、この種の検出装置においては、入力段にFETを用いた電荷感应型アンプが使用されるが、この電荷感应型アンプでは、アンプの入力容量を C_i とすると、 C_i^2 に比例してノイズが増大する。一般的には $C_i \geq 10$ pFでこのノイズが支配的になるとみてよい。

上述した第3図および第4図に示す従来装置においては、各アンプの入力容量 C_i は、検出素子1個分の容量を c とし、1個のアンプに n 個の素子を接続した場合には $n \cdot c$ となる。従ってその

ノイズパワーは $(n \cdot c)^2$ に比例して大となり、 n を大きくするとノイズは極めて大となってしまう。また、高インピーダンスのアンプ入力部を引き回すことは、誘導雑音に対しても弱く、好ましくない。

本発明の目的は、アンプの入力容量を低くし、もって低雑音の半導体放射線検出装置を提供することにある。

<問題点を解決するための手段>

上記の目的を達成するための構成を、実施例に対応する第1図、第2図を参照しつつ説明すると、本発明は、化合物半導体基板1の一面に共通のバイアス電極2を設け、その反対側の面には、各画素に対応させるべく行列状に複数個の信号取り出し電極 $3_{11}, 3_{12}, \dots, 3_{1j}, \dots$ を設けて放射線二次元検出器アレイDを形成する。信号取り出し電極 3_{ij} の各行ごと、および各列ごとに対応してそれぞれ1個ずつアンプ $A_{x1}, A_{x2}, \dots, A_{vj}, A_{v2}, \dots$ を配設する。また、各信号取り出し電極 3_{ij} には、それぞれ2個のトランジスタ(例えばFET)41、

42のベース(ゲート)および2個の抵抗51、52の一端を接続する。このうち、一方のトランジスタ41のコレクタ(ドレイン)および一方の抵抗51の他端は該当する行のアンプ A_{xi} に、他方のトランジスタ42のコレクタ(ドレイン)および他方の抵抗の他端は該当する列のアンプ A_{vj} に、それぞれ接続する。そして、各行各列のアンプ A_{xi}, A_{vj} の出力から、放射線の二次元入射位置情報を得るよう構成する。

<作用>

化合物半導体基板1の、各信号取り出し電極 3_{ij} の配設領域はそれぞれ検出素子 S_{ij} を形成し、その複数個が1個のアンプに接続されることになるが、各アンプからみたとき、検出素子1個について1個ずつトランジスタ41(42)が介在するから、例えばアンプ1個に n 個の検出素子を接続するとき、検出素子1個の容量を c とすると、そのノイズパワーは $n \cdot c^2$ に比例することになり、従来の $1/n$ に低減される。

<実施例>

本発明の実施例を、以下、図面に基づいて説明する。

第1図は本発明実施例の構造を示す分解斜視図である。

例えばCdTeやHgI₂等の結晶からなる化合物半導体基板1の一面側には、金等を一様に蒸着してなる共通のバイアス電極2が形成されており、この電極2には高抵抗6を介して高圧電源が接続される。

基板1の反対側の面には、各画素に対応させるべく、行列状に複数個の信号取り出し電極 $3_{11}, 3_{12}, \dots, 3_{1j}, \dots$ が形成されており、バイアス電極2側を放射線入射側とする放射線二次元検出器アレイDを形成している。

この検出器アレイDの信号取り出し電極 3_{ij} 側の面には、後述するように1個の信号取り出し電極 3_{ij} についてそれぞれ2個のFETと2個の高抵抗を内蔵した基板7が配置され、更にこの基板7を介して、信号取り出し電極の各行および各列はそれぞれの行および列に対応して1個ずつ設けら

れたアンプ $A_{x1}, A_{x2}, \dots, A_{y1}, A_{y2}, \dots$ に接続される。

第2図はその具体的な回路構成を示す結線図である。

化合物半導体基板1の、各信号取り出し電極3_{ij}の配設領域は、それぞれ1画素に対応する検出素子S_{ij}を形成するが、この各検出素子S_{ij}の信号取り出し電極3_{ij}には、それぞれ、2個のFET41, 42のゲートと、2個の高抵抗51, 52の一端が、互いに並列に接続される。そして、一方のFET41のドレインは、その検出素子S_{ij}が属する行のアンプA_{xi}の入力端子に接続され、一方の高抵抗51の他端は、同じくアンプA_{xi}のフィードバック出力端子に接続される。また、他方のFET42のドレインは、その検出素子S_{ij}が属する列のアンプA_{yj}の入力端子に接続され、他方の高抵抗52の他端は、同じアンプA_{yj}のフィードバック出力端子に接続される。更に、FET41, 42のソースは接地される。

以上の本発明実施例において、放射線が検出素

子S_{ij}に入射すると、その表面に電荷が発生し、その信号は信号取り出し電極3_{ij}を介して2個のFET41, 42のゲートに供給される。これにより、そのFET41, 42のドレインには電圧が発生し、その電圧信号はそれぞれ該当する行および列のアンプA_{xi}およびA_{yj}に入力され、そのアンプA_{xi}とA_{yj}の出力端子には、1個の検出素子に1個のアンプを接続した場合に比して半分の波高値のパルス状の信号が現れる。これによって、どの検出素子に放射線が入射したか、つまり、放射線の入射位置のX-Y位置情報が得られ、このような出力を例えばディスクリミネータを介して2値化し、メモリに書き込めば、放射線の二次元入射位置のデジタル位置情報を集めることができる。

ここで、各アンプA_{xi}, A_{yj}には、例えば検出素子を $n \times n$ 個配列した場合には第4図に示す従来装置と同様、それぞれ n 個ずつの検出素子が接続されることになるが、アンプA_{xi}, A_{yj}にはその入力前段に検出素子1個について1個ずつFET

が介在するから、アンプの入力容量に起因するノイズパワーは、検出素子1個の容量を c とすると $n \cdot c^2$ に比例することになり、第4図の装置に比して $1/n$ に低減する。ここにおいて、1個のアンプには n 個のFETが接続されるが、周知の通り、FETの容量は検出素子に比して充分に小さくすることが可能であって、FETの接続個数の増大に起因するノイズの増大は無視し得る。

なお、以上の実施例では、各検出素子にそれぞれ2個のFETを接続した場合について説明したが、FET以外のトランジスタを用い得ることは勿論で、この場合、ゲートはベースに、ドレインはコレクタに、ソースはエミッタに、それぞれ置換される。ただし、使用するトランジスタは入力インピーダンスが高いものほど望ましいことは言うまでもない。

<発明の効果>

以上説明したように本発明によれば、行列状に配置された放射線検出素子の各行および各列について1個ずつアンプを設け、各検出素子にはそれ

ぞれ2個のトランジスタのベースと2個の抵抗の一端を接続し、そのうち一方のトランジスタのコレクタおよび抵抗の他端を該当する行のアンプに接続し、他方のトランジスタのコレクタおよび抵抗の他端を該当する列のアンプに接続したから、1個のアンプの入力段に1個のトランジスタを設けてそのトランジスタに n 個の検出素子を接続する従来の装置に比して、アンプ入力容量に起因するノイズパワーが $1/n$ に低減する。

また、各検出素子に対応させて2個のトランジスタを設けて、検出素子の出力をトランジスタを通過させた後でアンプに導くよう構成したから、トランジスタと検出素子との間の結線を従来に比して著しく短縮化することが可能となり、誘導雑音にも強い放射線位置検出装置が得られる。

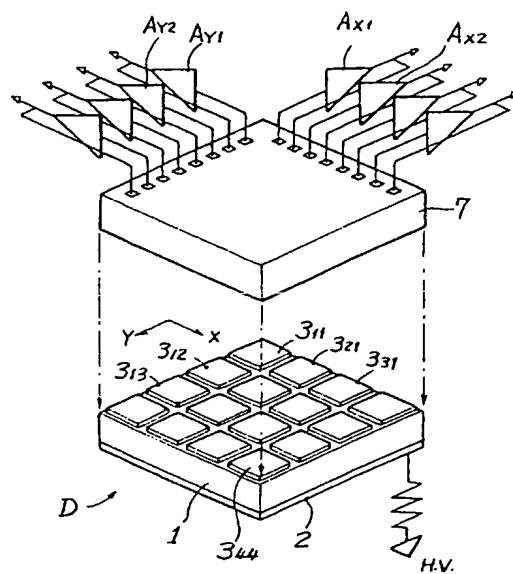
4. 図面の簡単な説明

第1図は本発明実施例の構造を示す分解斜視図、

第2図はその回路構成を示す結線図、

第3図および第4図はそれぞれ従来の放射線位置検出装置の説明図である。

第1図



- 1 . . . 化合物半導体基板
 2 . . . バイアス電極
 3₁₁, 3₁₂, . . . 3₂₁, 3₂₂, . . . 3₄₄
 . . . 信号取り出し電極
 4₁, 4₂ . . . FET
 5₁, 5₂ . . . 高抵抗
 S₁₁, S₁₂, . . . S₂₁, S₂₂, . . . S₄₄
 . . . 検出素子
 Ax₁, Ax₂, . . . Ay₁, Ay₂, . . .
 . . . アンプ

特許出願人 株式会社島津製作所
 代理人 弁理士 西田 新

第2図

